

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10173003 A**

(43) Date of publication of application: **26 . 06 . 98**

(51) Int. Cl

**H01L 21/60**  
**H01L 23/28**

(21) Application number: **08334326**

(71) Applicant: **SHARP CORP**

(22) Date of filing: **13 . 12 . 96**

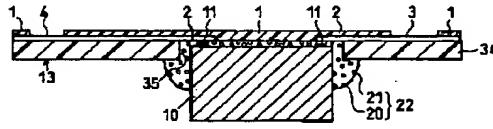
(72) Inventor: **TOYOSAWA KENJI  
OSONO MITSUAKI**

**(54) SEMICONDUCTOR DEVICE AND ITS  
MANUFACTURING METHOD, AND FILM  
CARRIER TAPE AND ITS MANUFACTURING  
METHOD**

**(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide a semiconductor device and a film carrier tape capable of obtaining firm joining between the film carrier and a semiconductor chip, by supporting the inner leads of a film carrier in a semiconductor device of forward bonded type structure.

**SOLUTION:** A semiconductor chip 10 is mounted on a film carrier 13 composed of an insulating base material tape having device holes (openings) 35, and conductive wirings formed on one principal surface of the insulating base material tape 34 and having inner leads to be electrically joined to the semiconductor chip 10 at the openings 35. On the film carrier 13, an organic insulating film 1 different from the insulating base material tape 34 is formed so as to cover and support the inner leads 2.



COPYRIGHT: (C)1998,JPO

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平10-173003

(43)公開日 平成10年(1998)6月26日

(51) Int.CI. <sup>6</sup> H01L 21/60	識別記号 311	府内整理番号 F I H01L 21/60	F I 311 R 311 W 23/28	技術表示箇所 Z
---	-------------	-----------------------------	--------------------------------	-------------

審査請求 未請求 請求項の数9 O.L. (全19頁)

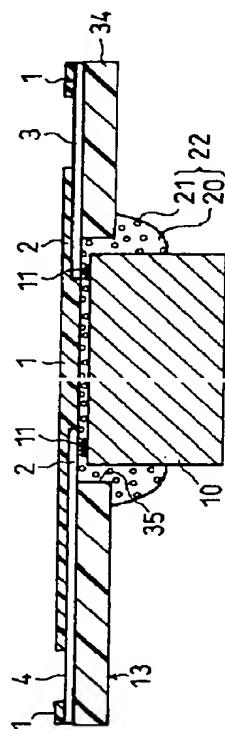
(21)出願番号 特願平8-334326	(71)出願人 000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22)出願日 平成8年(1996)12月13日	(72)発明者 豊沢 健司 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
	(72)発明者 大園 光昭 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
	(74)代理人 弁理士 原 謙三

(54)【発明の名称】半導体装置とその製造方法およびフィルムキャリアテープとその製造方法

(57)【要約】

【課題】 順ボンド型の構造の半導体装置において、フィルムキャリアのインナリードを支持することで、フィルムキャリアと半導体チップとの接合状態が強固となり得る半導体装置およびフィルムキャリアテープを提供する。

【解決手段】 半導体チップ10が、デバイスホール35を有する絶縁基材テープ34と、上記絶縁基材テープ34の1主面に形成され、上記開口部において上記半導体チップ10に電気的に接合されるインナリード2を有する専電配線とからなるフィルムキャリア13に実装される。上記フィルムキャリア13には、上記絶縁基材テープ34とは異なる有機絶縁膜1が、インナリード2を被覆して、支持するように形成されている。



## 【特許請求の範囲】

【請求項 1】半導体チップが、開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において上記半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアに実装された半導体装置において、  
上記フィルムキャリアには、上記絶縁基材テープとは異なる有機絶縁膜が、上記導電配線と上記インナリード部とを被覆して該インナリード部を支持するように形成されていることを特徴とする半導体装置。

【請求項 2】上記有機絶縁膜と半導体チップとの間に封止樹脂が形成されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】上記封止樹脂は、異方性導電樹脂であることを特徴とする請求項 2 記載の半導体装置。

【請求項 4】上記半導体チップとインナリード部とがバンプを介して接続されていることを特徴とする請求項 1 ないし 3 の何れかに記載の半導体装置。

【請求項 5】上記フィルムキャリアのインナリード部に、封止樹脂を形成した後、半導体チップを上記封止樹脂を介して上記インナリード部に圧着し、該インナリード部と半導体チップとを電気的に接合することを特徴とする請求項 2 記載の半導体装置の製造方法。

【請求項 6】半導体チップとインナリード部との圧着工程は、

フィルムキャリアの封止樹脂形成面に、半導体チップの配線ターン部が接合するように該半導体チップを仮圧着する仮圧着工程と、

上記仮圧着された半導体チップを、該半導体チップの配線パターン部と上記インナリード部とが電気的に接合するように、さらに押圧して本圧着する本圧着工程とを含むことを特徴とする請求項 5 記載の半導体装置の製造方法。

【請求項 7】開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において実装される半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアテープにおいて、

上記絶縁基材テープとは異なる有機絶縁膜が、上記導電配線と上記インナリード部とを被覆して該インナリード部を支持するように形成されていることを特徴とするフィルムキャリアテープ。

【請求項 8】開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において実装される半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアテープの製造方法において、  
上記絶縁基材テープに半導体チップ実装のための開口部を形成する第 1 工程と、

上記絶縁基材テープの1主面に、上記開口部にインナリ

ード部が突出するようにバターニングされた導電配線を形成する第 2 工程と、  
上記インナリード部を支持するように、該インナリード部を含めて導電配線を有機絶縁膜で覆う第 3 工程とを含むことを特徴とするフィルムキャリアテープの製造方法。

【請求項 9】開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において実装される半導体チップに電気的に接続されるインナリ

ード部を有する導電配線とからなるフィルムキャリアテープの製造方法において、

上記絶縁基材テープの1主面に、半導体チップ実装のための導電配線をバターニングする第 1 工程と、

上記バターニングされた導電配線を有機絶縁膜で覆う第 2 工程と、

上記導電配線のインナリード部が上記有機絶縁膜に支持された状態で、上記インナリード部が露出するように、上記絶縁基材テープの導電配線形成面とは反対面に半導体チップの実装のための開口部を形成する第 3 工程とを含むことを特徴とするフィルムキャリアテープの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、フィルムキャリアテープを用いた半導体装置とその製造方法およびフィルムキャリアテープとその製造方法に関するものである。

## 【0002】

【従来の技術】近年、液晶表示装置等の電子機器では、薄型化や小型化の要望に答えるべく、特に、半導体装置

30 の薄型化や小型化が図られている。例えば、フィルムキャリアテープを使用した半導体装置（以下、フィルムキャリア型半導体装置と称する）が液晶ドライバ用を中心に使用されつつある。上記フィルムキャリア型半導体装置のパッケージを、一般に T C P (Tape Carrier Package) と呼んでいる。

【0003】従来より、上記 T C P には、例えば図 16 および図 17 に示すように、絶縁基材テープ 134 の所定の位置に形成されたデバイスホール 135 に半導体チップ 110 が実装されたフィルムキャリア型半導体装置

40 がある。尚、以下において、フィルムキャリア型半導体装置を、特に断りのない限り、単に半導体装置と称して説明する。

【0004】上記半導体装置は、半導体チップ 110 が、絶縁基材テープ 134 上のアウタリード 103・104 およびインナリード 102 からなる導電配線の形成面とは逆方向から、デバイスホール 135 に突出しているインナリード 102 に金 (Au) からなるバンプ 111 を介して電気的に接続された構造となっている。

【0005】また、上記インナリード 102 およびアウタリード 103・104 からなる配線パターン上には、

所定のパターンで有機絶縁膜101が形成されており、さらに、半導体チップ110とインナリード102との接合部分周りには、樹脂122がポッティング等によって形成されている。

【0006】上記のように、半導体チップ110が、絶縁基材テープ134の導電配線の形成面とは逆方向から接続されたものを、順ボンド構造の半導体装置と称する。

【0007】上記構成の半導体装置の製造方法について以下に説明する。先ず、ウエハをダイシングシートに張り付けてダイシングし、個々の半導体チップにカットする。このとき、ウエハの厚さは、直徑が6インチのもので0.625mm、直徑が8インチのもので0.725mmである。

【0008】次に、インナリードボンド(ILB)工程にて、上記半導体チップをフィルムキャリアに接合する。

【0009】上記ILB工程に使用されるILB装置は、一般に、フィルムキャリアを送る機構、半導体チップの電極とインナリードとを位置合わせし、ボンディングを行わせる機構、ボンディングが終了したフィルムキャリアを収納する機構の3つからなっている。

【0010】したがって、上記ILB工程では、フィルムキャリアを、ILB装置にセッティングし、1ピースずつ搬送し、半導体チップとインナリードとを接合していく。尚、接合前には、フィルムキャリアの2か所のアライメント用のインナリードで予め半導体チップの位置合わせを行っておく。

【0011】上記半導体チップは、ダイシングシート上に張り付けた状態で上記ILB装置にセッティングされる。そして、個々の半導体チップをダイシングシートの下から金属の針で突き上げ、突き上げられた半導体を吸着コレットで吸着し、ILB装置のボンディングステージ上に固定する。

【0012】次に、ボンディングステージ上に固定された半導体チップは、半導体チップ上のアルミパターンを使用してアライメントする。つまり、ILB装置において、フィルムキャリアを移動させずに、半導体チップの固定されたボンディングステージを移動させることで、フィルムキャリアのインナリードと半導体チップの電極との位置合わせを正確に行っている。

【0013】次いで、半導体チップの位置合わせが終わるとボンディングツールがフィルムキャリアのインナリード上から半導体チップに向かって加圧、加熱する。これにより、半導体チップ上の金(Au)からなるバンプとフィルムキャリアのインナリードのすず(Sn)メッキとが共晶を作り、半導体チップとフィルムキャリアとが接合される。この時、上記ボンディングツールの温度は約500℃であり、加熱時間は1秒程度である。1つの半導体チップをILBするサイクルは4~10秒程

度である。

【0014】ILB後は、半導体チップ表面および半導体チップ周囲に、保護樹脂としての液状樹脂を滴下する。これにより、半導体表面に滴下された液状樹脂は、半導体チップとフィルムキャリアのデバイスホールの間を通り抜けチップサイドまで回りこみ、フィルムキャリアのポリイミド絶縁基材テープと半導体チップにミニスカス(図16に示す半導体チップ110サイドの半月形状の樹脂122)を形成する。尚、上記液状樹脂は、熱硬化性樹脂からなり、キュア炉でプリベークした後、オーブンにて約2~10時間完全キュアするようになっている。

【0015】保護樹脂封止後、半導体装置にマークする。マークは、レーザまたはインクを用いて樹脂表面、チップ裏面、フィルムキャリア基材、フィルムキャリア上の有機絶縁膜表面に行う。

【0016】以上のようにして作製された半導体装置は、テスト工程にて良品と不良品とに選別される。

【0017】次に、上記半導体装置に用いられるフィルムキャリアの構造およびその製造方法について説明する。

【0018】上記フィルムキャリアは、図17および図18(i)に示すように、所定位置にデバイスホール135が形成された絶縁基材テープ134上に、導電配線となるインナリード102とアウタリード103・104とがパターン形成され、これら各リードの有機絶縁膜101によって覆われていない部分にすずメッキ130が施された構成となっている。

【0019】上記構成のフィルムキャリアの製造方法について以下に説明する。先ず、幅500mm程度のポリイミドからなるテープ基材を接合する半導体チップに応じてスリットする。このときのスリット幅は、35、48、70mmの何れかとする。そして、表面に接着剤をラミネートし、図18(a)に示す絶縁基材テープ134とする。

【0020】次いで、図18(b)に示すように、絶縁基材テープ134に対してデバイスホール135や図示しないスリットやフィルム送りのためのバーフォレーション穴を金型にてカットする。

【0021】続いて、図18(c)に示すように、電解銅箔138を絶縁基材テープ134上に、該絶縁基材テープ134表面の接着剤を介してラミネート接着する。この時、銅箔138の厚さは、18、24、36μm等があり、インナリード102のピッチに応じて適当な厚さのものを選択する。例えば、テープ基材のスリット幅が35mmであれば、銅箔138の厚さは18μm、スリット幅が48mmであれば、銅箔138の厚さは24μm、スリット幅が70mmであれば、銅箔138の厚さは36μmを選択する。

【0022】次に、図18(d)に示すように、絶縁基

材テープ134の銅箔138表面にフォトレジスト139を塗布し、絶縁基材テープ134表面に配線パターンを1方向から行うように、絶縁基材テープ134の銅箔138の形成面とは逆方向からデバイスホール135にエッティングレジスト109を印刷する。

【0023】図18(d)に示す状態の絶縁基材テープ134上の銅箔138の表面処理を行い酸化膜等を除去する。そして、フォトレジスト139塗布後、図18(e)に示すように、所定の配線パターンとなるようにマスクし、露光現像して、エチングマスク139aを形成する。

【0024】次に、図18(f)に示すように、銅箔138のエッティングを塩化第2鉄で行って配線パターン138aを形成する。そして、アルカリ性の溶液で、銅箔138より形成された配線パターン138a上のフォトレジスト139の剥離と、エッティングレジスト109の剥離とを同時にやって、図18(g)に示すように配線パターン138aが露出した状態とする。

【0025】続いて、図18(h)に示すように、銅箔138からなる配線パターン上に、入力側のアウタリード103と出力側のアウタリード104とインナリード102とを残して、ソルダーレジストとしての機能を有する有機絶縁膜101を印刷する。

【0026】最後に、図18(i)に示すように、有機絶縁膜101の印刷後、アウタリード103・104とインナリード102の配線パターン138aの露出部分に、無電解すずメッキを行って、0.2~0.6μm厚のすず130を形成する。そして、すずメッキ後に、上記構成のフィルムキャリアを、ホイスカ対策のために110~140℃で1~3時間キュアする。

【0027】上述のようにして作製したフィルムキャリアは、オープン/ショートテストを実施して出荷する。

【0028】また、フィルムキャリアを用いた半導体装置として、上述したような順ボンド構造の半導体装置の他に、図19、20に示すように、半導体チップ110が絶縁基材テープ134の配線パターン形成面側に設けられた構造のものがある。このような構造の半導体装置を、逆ボンド構造の半導体装置と称する。図19、図20において、図16と共に部分は同一の符号とし、詳細な説明は省略する。

【0029】ILB完了後、粘度の低い樹脂(アンダーフィル樹脂)124を半導体チップ110と絶縁基材テープ134との間の接合部分に注入してキュアして、保護樹脂の封止が完了する。上記絶縁基材テープ134のアウタリード103とインナリード102との間に形成された有機絶縁膜101、およびアウタリード104とインナリード102との間に形成された有機絶縁膜101上には、粘度の低い樹脂124が流れ出すのを封止するための樹脂止め材137・137が形成されている。

【0030】

【発明が解決しようとする課題】ところが、上記従来の半導体装置のうち、デバイスホールを形成してインナリードを形成してインナリードがオーバーハングする形の半導体装置(図16、図17、図18、図19)では、デバイスホール135にインナリード102がオーバーハングして存在し、該デバイスホール135に樹脂122を形成する等して機械的な強度を保つようになっているが、樹脂122の厚みが半導体チップ110上でも100~300μm程度しかなく、強度的には弱く、半導体チップ110が僅かな外力によって割れる虞がある。

【0031】このため、この形の従来の半導体装置では、以下のような問題点が生じている。

【0032】(I) 上記半導体装置では、フィルムキャリアとしての絶縁基材テープ134のデバイスホール135にインナリード102が突き出た形状となっているので、インナリード102同士の間隔が50μm以下となるようなファインピッチ化を図った場合、インナリード102の厚みが薄く、インナリード102自身の幅も狭くなり、インナリード102の強度が低下し、インナリード102が変形し易い。

【0033】(II) ILB時に、加熱されたポンディングツールがすずメッキを施したインナリードに加圧するようになっているので、ポンディングツールにすずが付着して汚れる。この場合、ポンディングツールはセラミックの研磨板で磨いてクリーニングする。また、このクリーニングは、半導体装置100個作製する間に少なくとも1回は行われるので、ILB工程のスループットを向上させることができない。また、ポンディングツールのクリーニングを繰り返していくと、ポンディングツール表面に疵が付き、ILB時に接合不良が生じ易くなる。

【0034】(III) 通常、ILBは、半導体チップ上のバンプとインナリードのすずメッキとで共晶を作つて完了する。このため、インナリード側のすずメッキの厚みが厚かったり、ILBの温度が必要以上に高くなったりすると、金とすずとの共晶たまりが非常に大きなものとなり、ILB後のインナリードの強度を大幅に低下させる。

【0035】(IV) ILB工程において、半導体チップとフィルムキャリアとの接合部の認識には、CCD(Camera Coupled Device)カメラによって行われている。ところが、ILB工程においては、ポンディングツールは約500℃まで加熱されているので、CCDカメラによる半導体チップとフィルムキャリアとの接合部の認識時に陽炎が立ち、認識精度が低下する。また、絶縁基材テープの熱膨張によりテープの反り等が生じ、位置合わせ精度が悪くなる。

【0036】(V) ILB後の半導体チップは、フィルムキャリアのインナリードによって固定されている。ところが、上記インナリードは、厚み18~36μmの銅

箱からなっているので、強度は極めて低くなり、取り扱いによっては変形や断線する等の不具合が生じ易い。

【0037】(VI) I L B 後の半導体チップとフィルムキャリアとの接合部は、熱硬化性樹脂からなる液状樹脂をボッティングすることによって、樹脂封止を行っている。ところが、一般に、液状樹脂では、製造ロットによって粘度が異なる場合が多く、半導体チップ上の樹脂厚にバラツキが生じる虞がある。例えば、半導体チップ上の樹脂厚が薄い場合には、その部分の耐湿性が低下したり、その部分に導電性異物が付着すれば電気的なリーク不良等の問題が生じ易い。

【0038】(VII) 上記液状樹脂による封止は、樹脂のブリベーカ後にポストキュアするために、さらに2~10時間オーブンにいれてキュアする必要があり、半導体チップとフィルムキャリアとを接合し、樹脂封止した状態の製品（以下、アセンブリと称する）の作製工程に時間が係る。

【0039】また、このような樹脂のポストキュアによってアウタリード上のすずメッキ中に導電配線パターンの材料として使われている銅が拡散し、アセンブリを液晶モジュール等の電子機器に実装するときにハンダ付け性の低下を招く。

【0040】(VIII) 従来の半導体装置では、フィルムキャリアの膨張によりインナリードが切断されないように、インナリードには  $100 \mu\text{m}$  程度ペンドを設ける必要があり（図16参照）、このため、フィルムキャリアのデバイスホールから半導体チップがはみ出す部分が多くなり、半導体装置の厚みが増す。

【0041】(IX) 半導体チップ形状が細長い場合のフィルムキャリア型構造の半導体装置では、僅かな外力によって半導体チップにクラックが入る。

【0042】(X) 従来のフィルムキャリア型構造の半導体装置では、実装時に、フィルムキャリアのポリイミド基材と封止用の樹脂との界面でクラックや剥離が発生し易く、上記半導体装置の実装品の耐湿性を低下させている。

【0043】(XI) 従来のフィルムキャリア型構造の半導体装置では、フィルムキャリアのインナリードに合わせて、半導体チップ上のバンプをペリフェラル状にしか配置することができず、半導体装置の設計の自由度を低下させている。

【0044】(XII) 従来の半導体装置のうち、デバイスホールを形成しない半導体装置（図20）では、絶縁基材テーブ上の導電配線パターンの上から半導体チップをフェースダウンして接合するようになっているので、図16、図19に示すデバイスホールを形成する形の半導体装置に比べて強度は高い。しかし、図20に示すような逆ボンド型の半導体装置を、本発明の説明図である図3に示す液晶モジュールに実装する場合、半導体チップが導電配線パターンと接続されるガラスエポキシ基板や

10

20

30

40

50

液晶パネル等に当接する。したがって、上述のような逆ボンド型の半導体装置を液晶モジュールに実装する場合、半導体チップがガラスエポキシ基板や液晶パネル等に当接しないような空間を液晶モジュール内に設ける必要があり、装置の薄型化が困難といいう問題が生じている。この問題は、図19に示す逆ボンド型の半導体装置においても同様である。

【0045】本発明は、上記の各問題点を解決するためになされたもので、その目的は、順ボンド型の構造の半導体装置において、フィルムキャリアのインナリードを有機絶縁膜に密着して支持することで、フィルムキャリアと半導体チップとの接合状態を強固とし得る半導体装置とその製造方法およびフィルムキャリアテープとその製造方法を提供することにある。

#### 【0046】

【課題を解決するための手段】請求項1の半導体装置は、上記の課題を解決するために、半導体チップが、開口部を有する絶縁基材テーブと、上記絶縁基材テーブの1主面に形成され、上記開口部において上記半導体チップに電気的に接合されるインナリード部を有する導電配線とからなるフィルムキャリアに実装された半導体装置において、上記フィルムキャリアには、上記絶縁基材テーブとは異なる有機絶縁膜が、上記導電配線と上記インナリード部とを被覆して該インナリード部を支持するように形成されていることを特徴としている。

【0047】上記の構成によれば、インナリード部は、有機絶縁膜によって支持されているので、インナリード部自身の強度を高めることができる。これにより、半導体チップとインナリード部との接続強度が増大するので、ハンドリング等によるインナリード部の断線の発生率の低下と、半導体チップのクラックの発生率の低下とが可能となり、半導体装置の歩留りを向上させることができる。

【0048】また、従来の順ボンド構造の半導体装置では、インナリード部の断線防止のために、該インナリード部にペンドを設けているため、半導体装置の厚みがその分厚くなっていたが、上記構成の半導体装置では、インナリード部が有機絶縁膜によって支持されているので、インナリード部にペンドを設ける必要がなくなり、半導体装置の厚みを薄くすることができる。

【0049】さらに、一般に、インナリード部のファインピッチ化が進むとインナリード部の銅箔の厚みが薄くなり、さらにインナリード部の幅も小さくなり、インナリード部の強度が著しく低下するので、従来の順ボンド構造の半導体装置では、インナリード部のファインピッチ化に限界があった。しかしながら、上記構成のように、インナリード部が有機絶縁膜によって支持されれば、インナリード部のファインピッチ化を進めても該インナリード部の強度変化は殆どなくなる。したがって、インナリード部のファインピッチ化をさらに進めること

ができるので、半導体装置自身を非常に小さくすることができます。

【0050】請求項2の半導体装置は、上記の課題を解決するために、請求項1の構成に加えて、有機絶縁膜と半導体チップとの間に封止樹脂が形成されていることを特徴としている。

【0051】上記の構成によれば、請求項1の作用に加えて、インナリード部と半導体チップとの接合強度を増大させることができ、より信頼性の高い半導体装置を提供することができる。

【0052】請求項3の半導体装置は、上記の課題を解決するために、請求項2の構成に加えて、封止樹脂が、異方性導電樹脂であることを特徴としている。

【0053】上記の構成によれば、請求項2の作用に加えて、インナリード部と半導体チップとが異方性導電樹脂の導電粒子を介して電気的に接続されることになり、従来のようにインナリード部にメッキされたすと半導体チップ上に形成された金からなるバンプとの共晶をつくる必要がなくなる。これにより、インナリード部と半導体チップとの接合時に、従来のような高温(500℃)を必要としない。これにより、CCDによりインナリード部と半導体チップとの接合状態の認識時に、陽炎が生じることがなくなり、認識精度を向上させることができる。また、低温での接合工程であることから、フィルム等の熱膨張、反り等を抑えることができ、位置合わせ精度が大幅に向上升する。

【0054】請求項4の半導体装置は、上記の課題を解決するために、請求項1ないし3の何れかの構成に加えて、半導体チップとインナリード部とがバンプを介して接合されていることを特徴としている。

【0055】上記の構成によれば、請求項1ないし3の何れかの作用に加えて、インナリード部と半導体チップとがバンプを介して接合されることで、半導体チップとインナリード部との接合の信頼性をさらに向上させることができる。

【0056】請求項5の半導体装置の製造方法は、上記の課題を解決するために、請求項2記載の半導体装置の製造方法において、フィルムキャリアのインナリード部に、封止樹脂を形成した後、半導体チップを上記封止樹脂を介して圧着し、該インナリード部と半導体チップとを電気的に接続することを特徴としている。

【0057】上記の製造方法によれば、半導体チップがインナリード部に接続するとき、同時に半導体チップと有機絶縁膜と半導体チップとの間に封止樹脂を形成することができるので、従来のように半導体チップとインナリード部とを接続した後、封止樹脂を形成する場合にくらべて、製造工程を簡略化することができる。

【0058】しかも、従来の順ボンド構造の半導体装置の製造方法のように、インナリード部を半導体チップに押圧した場合、インナリード部と半導体チップとを接続

するためのポンディングツールの表面にインナリード部のメッキが付着するので、半導体装置の製造において、例えば100回の接合動作を行う間に少なくとも1回のポンディングツールのクーニングが必要であった。ところが、本願では、一面が有機絶縁膜によって支持されたインナリード部に対して、半導体チップが圧着されるようになっているので、ポンディングツールは半導体チップの裏面(配線電極パッドの形成されている面の反対面)を押圧するだけであり、インナリード部とは接触しないようになっている。したがって、ポンディングツールがすばり汚れなくなるので、ポンディングツールのクリーニング処理が必要なくなる。

【0059】また、従来、順ボンド構造の半導体装置を製造する場合、ポンディングツールは、インナリード部を介して半導体チップを押圧するようになっているので、半導体チップの大きさに合わせて作製されていたが、本願では、半導体チップの裏面をインナリード部に向かって押圧するようになるので、ポンディングツールの大きさは特に限定されない。したがって、従来のように、半導体チップの大きさが変わる都度、ポンディングツールを変える必要がなくなるので、ポンディングツールの必要な数を低減することができる。これにより、ポンディングツールの製作に係る費用を低減することができるので、この結果、半導体装置の製造費を低減することができる。

【0060】請求項6の半導体装置の製造方法は、上記の課題を解決するために、請求項5の構成に加えて、半導体チップとインナリード部との圧着工程は、フィルムキャリアの封止樹脂形成面に、半導体チップの配線パターン部が接合するように該半導体チップを仮圧着する仮圧着工程と、上記仮圧着された半導体チップを、該半導体チップの配線パターン部と上記インナリード部とが電気的に接合するように、さらに押圧して本圧着する本圧着工程とを含むことを特徴としている。

【0061】上記の製造方法によれば、請求項5記載の作用に加えて、半導体チップが、先ず、フィルムキャリアに対して仮圧着されることで、半導体チップとインナリード部との位置合わせをさらに行うことができる。これにより、半導体チップとインナリード部との接続精度を向上させることができる。

【0062】請求項7のフィルムキャリアテープは、上記の課題を解決するために、開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において実装される半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアテープにおいて、上記絶縁基材テープとは異なる有機絶縁膜が、上記導電配線と上記インナリード部とを被覆して該インナリード部を支持するように形成されていることを特徴としている。

【0063】上記の構成によれば、インナリード部は、

有機絶縁膜によって支持されているので、インナリード部自身の強度を高めることができる。これにより、半導体チップをインナリード部に接続した場合、その接続強度が増大するので、ハンドリング等によるインナリード部の断線の発生率の低下と、半導体チップのクラックの発生率の低下とが可能となり、半導体装置の歩留り向上させることができる。

【0064】また、従来のデバイスホールを有するフィルムキャリアテープでは、インナリード部の断線防止のために、半導体チップとインナリード部とを接続する場合、該インナリード部にペンドを設けているため、半導体装置の厚みがその分厚くなっていたが、上記構成のフィルムキャリアテープでは、インナリード部が有機絶縁膜によって支持されているので、インナリード部にペンドを設ける必要がなくなり、半導体装置の厚みを薄くすることができる。

【0065】さらに、一般に、インナリード部のファインピッチ化が進むとインナリード部の銅箔の厚みが薄くなり、さらにインナリード部の幅も小さくなり、インナリード部の強度が著しく低下するので、従来の順ボンド構造の半導体装置に用いられるデバイスホールを有するフィルムキャリアテープでは、インナリード部のファインピッチ化に限界があった。しかしながら、上記構成のように、インナリード部が有機絶縁膜によって支持されれば、インナリード部のファインピッチ化を進めても該インナリード部の強度変化は殆どなくなる。したがって、インナリード部のファインピッチ化をさらに進めることができるので、半導体装置自身を非常に小さくすることができる。

【0066】上記の構成のフィルムキャリアテープは、以下のようにして製造される。以下の製造方法では、絶縁基材テープを3層のものと、2層のものとに分けて示している。

【0067】例えば、3層の絶縁基材テープを用いたフィルムキャリアテープの製造方法は、請求項8に示すように、開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において実装される半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアテープの製造方法において、上記絶縁基材テープに半導体チップ実装のための開口部を形成する第1工程と、上記絶縁基材テープの1主面に、上記開口部にインナリード部が突出するようにバーニングされた導電配線を形成する第2工程と、上記インナリード部を支持するように、該インナリード部を含めて導電配線を有機絶縁膜で覆う第3工程とを含むことを特徴としている。

【0068】また、2層の絶縁基材テープを用いたフィルムキャリアテープの製造方法は、請求項9に示すように、開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において実装され

る半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアテープの製造方法において、上記絶縁基材テープの1主面に、半導体チップ実装のための導電配線をバーニングする第1工程と、上記バーニングされた導電配線を有機絶縁膜で覆う第2工程と、上記導電配線のインナリード部が上記有機絶縁膜に支持された状態で、上記インナリード部が露出するように、上記絶縁基材テープの導電配線形成面とは反対面に半導体チップの実装のための開口部を形成する第3工程とを含むことを特徴としている。

【0069】

【発明の実施の形態】本発明の実施の一形態について図1ないし図16に基づいて説明すれば、以下の通りである。

【0070】本実施の形態に係る半導体装置は、図1に示すように、フィルムキャリア13に、該フィルムキャリア13の導電配線の形成面とは反対側から半導体チップ10が実装された順ボンド構造となっている。

【0071】上記フィルムキャリア13は、絶縁基材テープ34からなり、該絶縁基材テープ34に、半導体チップ10の接合部位にデバイスホール35が形成されると共に、表面に導電配線となる入力側アウタリード3と、出力側アウタリード4と、各アウタリード3・4から上記デバイスホール35に突出するように延設されたインナリード2とが設けられている。

【0072】さらに、上記絶縁基材テープ34上には、導電配線のうち、上記入力側アウタリード3および出力側アウタリード4部分を残して、有機絶縁膜1が被覆されている。この有機絶縁膜1は、例えばソルダレジスト材からなり、インナリード2を密着して支持するようになっている。尚、上記有機絶縁膜1としては、ソルダレジストに限定されず、後工程での加熱温度（例えば200°C）に耐えるもので、インナリードを支持するのに必要な強度を有するものであれば何でも良い。

【0073】また、上記半導体チップ10は、アルミニウムによりバーニン化された電極形成側に金(Au)からなるバンプ11が形成されており、このバンプ11と上記フィルムキャリア13のインナリード2とが封止樹脂としての異方性導電樹脂22を介して電気的に接合されている。つまり、半導体チップ10とインナリード2とが電気的に接合された状態となっている。

【0074】上記異方性導電樹脂22は、例えばエポキシ樹脂等の熱硬化性樹脂からなる絶縁性封止樹脂20と、プラスチック玉にニッケル(Ni)、金(Au)等の金属を被覆した導電粒子21とで構成され、半導体チップ10とフィルムキャリア13との接合部分に充填されるように形成されている。この異方性導電樹脂22は、半導体チップ10をフィルムキャリア13に対して接着支持し、半導体チップ10の表面を封止する機能をも有している。

【0075】また、上記フィルムキャリア13は、図2に示すように、半導体チップ10の接合部近傍に、フィルムキャリア13のインナリード2と半導体チップ10との位置合わせ(アライメント)を正確に行うための目印としてアライメント部5・5にアライメントマーク6・6が2か所形成されている。このアライメントマーク6についての詳細は後述する。

【0076】上記構成の半導体装置は、図3に示すような液晶モジュールに用いられる。本液晶モジュールは、バックライトとしての蛍光管51と表示パネルとしての液晶パネル52との表示領域以外の周辺部がベゼル50によって覆われている。このベゼル50で覆われた内部には、液晶パネル52の周縁部52aの表面に形成された電極52cと、液晶ドライバ等を構成しているガラスエポキシ系の樹脂からなるガラスエポキシ基板53とが上述した構成の半導体装置54を介して電気的に接続されている。

【0077】上記半導体装置54は、順ボンド構造であるので、図3に示すように、液晶パネル52およびガラスエポキシ基板53側に導電配線、即ち入力側アウタリード3や出力側アウタリード4が形成されており、半導体チップ10は上記液晶パネル52およびガラスエポキシ基板53側に突出するようになっていない。

【0078】一般に、液晶モジュールでは、ベゼル50の液晶パネル52側の面、いわゆる額縁面をできるだけ小さくすることが望まれ、しかも、液晶モジュール自身の厚みもできだけ薄くすることが望まれている。

【0079】したがって、本願の構成の半導体装置を図3に示すような液晶モジュールに用いることで、逆ボンド型の半導体装置を用いる場合のように、半導体チップがパネルや基板に当たらないように空間を設ける必要がなくなる。したがって、液晶モジュールのコンパクト化、特に、額縁面のコンパクト化を図ることができる。液晶モジュールの表示領域の割合を増大させることができること。

【0080】上記構成の半導体装置は、図1に示すように、半導体チップ10のバンプ11が異方性導電樹脂22を介してインナリード2に電気的に接続されている。しかしながら、インナリード2が有機絶縁膜1によって支持されるように密着されれば、半導体チップ10とインナリード2との接合は、上記構成に限定されず、以下のような種々の接合であっても良い。

【0081】本願の半導体装置は、図4に示すように、半導体チップ10のバンプ11とインナリード2とが共晶して接合された構造であっても良い。この場合、半導体チップ10とフィルムキャリア13との接合部分では、半導体チップ10のバンプ11とインナリード2とが共晶して接合されているので、特に、異方性導電樹脂22を用いる必要はなく、導電粒子21を含まない絶縁性封止樹脂20(例えばエポキシ樹脂等)だけであって

14  
も良い。

【0082】また、本願の半導体装置は、図5に示すように、半導体チップ10がバンプ11(図1)を介さずインナリード2と電気的に接続された構造であっても良い。この場合、半導体チップ10とインナリード2との間には、異方性導電樹脂22が介在しており、この異方性導電樹脂22の導電粒子21を介して半導体チップ10と配線電極パッド(図示せず)とインナリード2とが電気的に接続されるようになっている。

【0083】上記構成では、半導体チップ10上にバンプ11を形成した場合に比べて、接合のために半導体チップ10に加える圧力は大きくなる。

【0084】また、本願の半導体装置は、図6に示すように、バンプ11がインナリード2側に設けられた構造であっても良い。これは、従来のインナリードは、デバイスホール上で固定されていないので、その表面にバンプを形成することが困難であったが、本願のようにインナリード2を有機絶縁膜1に固定するようすれば、バンプ11が形成可能となるからである。。

【0085】さらに、本願の半導体装置は、図7に示すように、インナリード2を被膜する有機絶縁膜1の半導体チップ10に対向する部分に、少なくとも1箇所の開口部8が形成された構造としても良い。このように、有機絶縁膜1に開口部8が形成されることで、半導体チップ10を異方性導電樹脂22を介して接合するときに、半導体チップ10と有機絶縁膜1との間で生じる気泡を抜くことができる。

【0086】したがって、半導体チップ10と有機絶縁膜1との密着性、即ち半導体チップ10とインナリード2との密着性を向上させることができ、半導体装置としての信頼性を向上させることができる。

【0087】上述した図1、図4～図7に示す半導体装置は、半導体チップ10とフィルムキャリア13との間に、異方性導電樹脂22、あるいは導電粒子21のない絶縁性封止樹脂20が充填され、半導体チップ10の表面が封止された構造となっている。これにより、半導体チップ10は、フィルムキャリア13に対してある程度補強支持されている。

【0088】さらに、上記の半導体装置の機械的強度やモールドタイプと同等以上の信頼性を確保させるためには、例えば図8に示すように、上記半導体装置の半導体チップ10の周囲に、熱硬化性の液状樹脂をポッティングによって固化して保護用の樹脂23を形成した構造、あるいは図9に示すように、上記保護用の樹脂23で半導体チップ10全体を覆った構造の半導体装置とすれば良い。

【0089】特に、図9に示す半導体装置の構造は、図8に示す半導体装置よりも機械的強度が高いので、半導体チップ10のチップ厚が薄い場合に有効である。ここでは、図9に示す半導体装置として、半導体チップ10

としてチップ厚が 400 μm のものを使用した。

【0090】上記図 8 および図 9 に示す構造の半導体装置は、図 1 に示す構造の半導体装置に対して補強用の樹脂 23 で半導体チップ 10 を覆った構造としているが、これに限定しないで、図 4 ~ 図 7 に示す半導体装置の半導体チップ 10 に補強用の樹脂 23 を被覆しても良い。

【0091】上述したように、半導体装置に使用されているフィルムキャリア 13 は、図 10 に示すように、半導体チップ 10 の周囲に設けられたアライメント部 5 · 5 にアライメントマーク 6 · 6 が形成されており、この 2 つのアライメントマーク 6 · 6 によって、半導体チップ 10 とフィルムキャリア 13 との接合における位置 (ILB 位置 12) 合わせを正確に行うようになってい

る。

【0092】上記アライメントマーク 6 · 6 あるいは、他のアライメントマークは絶縁基材テープ 34 の有機絶縁膜 1 が形成されない領域、即ち有機絶縁膜 1 が印刷されない領域に、インナリード 2 、入力側アウタリード 3 や出力側アウタリード 4 からなる導電性配線パターンの形成時、十字状に形成されている。尚、このアライメントマーク 6 · 6 の形成位置は、異方性導電樹脂 22 によって覆われない部分に形成されている。そして、アライメントマーク 6 · 6 は最低 2 齒所あれば位置合わせを行うことができる。

【0093】上記絶縁基材テープ 34 は透過性を有しており、有機絶縁膜 1 の印刷されない場所は、透けて見えることになる。これをを利用して、上記アライメント 6 · 6 が形成されている。

【0094】また、異方性導電樹脂でアライメントマークが隠れないようにするには、上述の方法の他に、インナリード 2 の一部を異方性導電樹脂 22 で被覆しないようにしても良い。例えば図 11 に示すように、絶縁基材テープ 34 のデバイスホール 35 の長手方向の両端部 35a · 35a' を、異方性導電樹脂 22 (図中、網掛けで示した領域) によって被覆しないようにすることで、予めインナリード 2 の印刷時に形成したアライメントマーク 36 · 36' がフィルムキャリア 13 の底面側から見えるようにすれば良い。

【0095】上記アライメントマーク 36 · 36' を用いても、半導体チップ 10 とインナリード 2 との位置合わせを正確に行うことができる。

【0096】また、本願のフィルムキャリア 13 では、インナリード 2 が有機絶縁膜 1 に支持されるように固定されているので、従来のように、インナリードがデバイスホールから一定の長さで張り出し形成された場合と異なり、半導体チップ 10 と接合されるべき部分でのインナリード 2 の設計の自由度が増大する。例えば、図 12 に示すように、チップ表面の中心部分においてさらに延長して形成したインナリード 33 としても良い。

【0097】上述のように、インナリード 2 の設計の自

由度が増すと、半導体チップ 10 に形成するバンプ 11 の形成位置が、半導体チップ 10 の接合面の周縁位置以外にも可能となり、半導体チップ 10 の設計の自由度も増す。したがって、従来のように、バンプを必ずペリフェラル状に配置する必要がなくなる。

【0098】また、近年、液晶ドライバの半導体チップのチップ幅は、例えば 0.7 mm 程度のように小さくなつており、今後更に小さくなりつつある。ところで、通常、半導体チップのチップ幅が小さくなればなるほど、チップ自体の強度が低下する。ところが、本実施の形態に係る半導体装置、例えば図 1 に示すような半導体装置の構造では、半導体チップ 10 上に有機絶縁膜 1 と絶縁基材テープ 34 とがあり、これらが該半導体チップ 10 の補強材となるので、チップ割れに対する機械的強度が極めて高い。したがって、本願の半導体装置の構造では、よりチップ幅の小さい半導体チップを使用することができる。

【0099】ここで、上記したフィルムキャリア、即ちインナリード 2 が有機絶縁膜 1 に支持されたフィルムキャリア 13 を用いた半導体装置の製造方法について以下に説明する。

【0100】先ず、図 13 (a) (b) に示すように、デバイスホール 35 に異方性導電樹脂 22 が印刷により形成されたフィルムキャリア 13 を、テープ固定ステージ 42 上の所定位置に固定する。このときのフィルムキャリア 13 の固定は、テープ固定ステージ 42 に設けられた吸着穴 43 · 43' による吸着によって行われる。

【0101】上記の異方性導電樹脂 22 は、接合される半導体チップ 10 のサイズに 0 ~ +0.4 mm を加えた 30 サイズで形成した。これは、接合した場合に、半導体チップ 10 とフィルムキャリア 13 との間から異方性導電樹脂 22 がはみ出すようにして、半導体チップ 10 に覆われないインナリード 2 を被覆するためである。尚、上記異方性導電樹脂 22 は、印刷によってフィルムキャリア 13 に形成しているが、この他に、例えば異方性導電樹脂 22 をボッティングにより形成しても良く、また、所定の大きさのシール状の異方性導電樹脂 22 をフィルムキャリア 13 に貼り付けて形成しても良い。

【0102】本実施の形態では、上記異方性導電樹脂 22 の厚さは、銅箔 (インナリード 2 等の導電配線) の厚みと半導体チップ 10 上のバンプ 11 の高さとを加えたものに 5 ~ 10 μm 程度加えた厚さとした。本実施の形態では、使用した銅箔の厚さが 1.5 μm であり、バンプ 11 の高さが 1.0 μm であり、異方性導電樹脂 22 の厚みを 3.5 μm とした。

【0103】半導体チップ 10 に形成されるバンプ 11 は、Au を電解メッキで 1.0 μm の高さまで形成した。しかしながら、これに限定されず、無電解メッキで Ni バンプを 5 μm の高さ程度まで形成し、その表面に Au の無電解メッキを 0.05 ~ 0.2 μm の厚みで形成し

たバンプでも良い。このようにNi上にAuをメッキしたバンプであっても、異方性導電樹脂22を使用して半導体チップ10とフィルムキャリア13との接合は十分に行えた。また、NiにAuをメッキすれば、Niが硬いことによる半導体チップのクラック等が発生しない。

【0104】また、本実施の形態では、銅箔の厚みが15μmあるので、図5に示すように、半導体チップ10にバンプを形成しなくとも、半導体チップ10とインナリード2との接合は可能であった。この場合のILB時の圧着圧力は、半導体チップ10にバンプを形成した場合よりも大きくする必要がある。

【0105】また、図6に示すように、バンプ11をインナリード2に設けても、半導体チップ10とインナリード2との接合は可能である。この場合、バンプ11は、転写バンプ形成方法でインナリード2上にAuで形成する。

【0106】本実施の形態で使用するフィルムキャリア型半導体装置をILBするためのILB装置は、図示しないが、リールに巻き取られたフィルムキャリア13をローダにセッティングできるようにし、ILBが終了したフィルムキャリア13はアンローダ部にセッティングされたリールに巻き取られる。

【0107】上記ILB装置において、フィルムキャリア13は、図13(a) (b)に示すように、ポリイミド系からなる絶縁基材テープ34の導電配線形成側を、テープ固定ステージ42上に吸着孔43により吸着固定する。つまり、図13(a) (b)は、上述したILB装置のフィルムキャリア13の吸着固定状態を示す拡大図を示している。

【0108】上述のようにして、フィルムキャリア13がILB装置にセッティングされる。

【0109】一方、半導体チップは、上記ILB装置にセッティングされる前に、図示しないダイシングシートに貼り付けダイシング装置でダイシングすることによって得られる。この場合、ダイシング時にシリコン屑が発生しないように、フルダイシングする。

【0110】そして、上記ダイシングされた半導体チップは、ILB装置の所定の位置にセッティングされ、ダイシングされた個々の半導体チップを画像処理にて半導体チップの配線パターン面が認識される。そして、ダイシングシートの下から目的とする半導体チップを突き上げピンで突き上げ、ダイシングシートから半導体チップを引き剥がすと同時に該半導体チップを吸着コレットで吸着し、さらに、吸着した半導体チップの裏面を別の吸着コレットで吸着する。この吸着コレットは、図13(a)に示す吸着コレット40である。

【0111】このようにして、半導体チップの表面に形成されたアルミ配線パターンをCCDカメラ等で認識できるようにする。

【0112】その後、図13(a)に示すように、吸着

コレット40にて吸着された半導体チップ10は、アルミ配線パターンの形成面をフィルムキャリア13側に向けて、ILB位置の上方位置に移動される。このとき、半導体チップ10は、吸着コレット40に設けられた吸着孔41からの吸引により吸着されている。

【0113】図13(a)において、テープ固定ステージ42は固定されたフィルムキャリア13を約80℃に加熱している。これにより、フィルムキャリア13上に形成された異方性導電樹脂22の粘度を低下させるようしている。

【0114】次に、上記吸着コレット40により吸着された半導体チップ10は、表面の画像認識の終了後、フィルムキャリア13に形成されたアライメントマークによって位置合わせが行われ、フィルムキャリア13側に移動されて仮圧着される。この仮圧着は、テープ固定ステージ42によって異方性導電樹脂22が約80℃となるように加熱され、約3秒間行われる。

【0115】仮圧着の後、吸着コレット40が半導体チップ10から離れて、図13(b)に示すように、所定の温度に加熱されたポンディングツール44によって、約10秒間、該半導体チップ10をフィルムキャリア13に向かって本圧着する。このときのポンディングツール44は、表面44aがダイヤモンドツールで覆われており、異方性導電樹脂22が180～200℃になるよう加熱されている。また、ポンディングツール44による本圧着時の荷重は、2～8kgf/チップとした。

【0116】ところで、本圧着の時にポンディングツール44の移動スピードが速い、即ち圧着動作時間が短いと、半導体チップ10とフィルムキャリア13との間に未充填ボイドが形成される虞がある。このため、本実施の形態では、半導体チップ10とフィルムキャリア13との間に未充填ボイドが形成されないように、ポンディングツール44による圧着動作時間を約10秒間としている。

【0117】一般に、異方性導電樹脂22は、圧力の印加方向に導電性を示すようになるので、上述のように、ポンディングツール44によって半導体チップ10がフィルムキャリア13に対して圧着されると、半導体チップ10のバンプ11とフィルムキャリア13のインナリード2とが異方性導電樹脂22の導電粒子によって導通するようになる。しかしながら、異方性導電樹脂22の他の圧力の印加されていない領域では、絶縁性が保たれている。

【0118】インナリード2と半導体チップ10とが異方性導電樹脂22の導電粒子21を介して電気的に接続されることになり、従来のようにインナリード部にメッキされたすずと半導体チップ上に形成された金からなるバンプとの共晶をつくる必要がなくなる。これにより、インナリード2と半導体チップ10との接合時に、従来のような高温(500℃)を必要としない。これによ

り、CCDによりインナリード2と半導体チップ10との接合状態の認識時に、陽炎が生じることがなくなり、認識精度を向上させることができる。また、低温での接合工程であることから、フィルム等の熱膨張、反り等を抑えることができ、位置合わせ精度が大幅に向うする。

【0119】また、上記の説明では、本圧着時には、所定温度に加熱したポンディングツール44を用いて、異方性導電樹脂22を180～200℃になるように加熱しているが、この場合、ポンディングツール44からの熱は半導体チップ10を介して異方性導電樹脂22に伝達されるので、熱伝達効率が悪い。そこで、フィルムキャリア13を載置しているテープ固定ステージ42を加熱することによって、異方性導電樹脂22を加熱するようすれば、熱伝達効率が良くなる。

【0120】上記のように、テープ固定ステージ42によって異方性導電樹脂22を加熱する場合、既にテープ固定ステージ42では仮圧着時に異方性導電樹脂22を約80℃に加熱するようになっているので、本圧着時に異方性導電樹脂22を180～200℃になるように加熱するには時間がかかる。そこで、別ステージ、即ち仮圧着と本圧着とで異なるテープ固定ステージを使用すれば、異方性導電樹脂22の温度を仮圧着と本圧着とで迅速に切り替えることができ、製造効率を向上させることができる。

【0121】ところで、従来、半導体チップとフィルムキャリアとを接合、即ちILB後、半導体チップとフィルムキャリアとの接合部分に樹脂を封止する樹脂封止工程を施している。しかしながら、本願の製造方法によれば、半導体チップとフィルムキャリアとの接合が、半導体チップとフィルムキャリアとの間に異方性導電樹脂を介して行われるので、ILB工程と樹脂封止工程とを一括して行うことができる。

【0122】また、封止樹脂がILB時に形成されるようになっているので、ポストキュアするための工程を別に設定する必要がなくなり、半導体装置の製造に係る時間を大幅に短縮することができる。

【0123】上記方法にてILB後は、半導体装置に対して、マーク印刷機あるいはレーザマーカ（図示せず）の何れかによって、マークされる。

【0124】また、上述のようにして製造したフィルムキャリア型半導体装置は、ユーザにはリールに巻き包した状態で出荷する。

【0125】したがって、ユーザは、リールに巻き取られた半導体装置を、金型にて打ち抜き、例えば図3に示すように、液晶モジュールに実装する。この場合、リールから打ち抜いた半導体装置54の出力側アウタリード4は、液晶パネル52の周縁部52a上の電極52cに異方性導電接着剤を使用して接合される。一方、入力側アウタリード3は、ガラスエポキシ基板53に異方性導電接着剤または半田付けによって接合される。

【0126】以上のように、本発明では、フィルムキャリア13の構造、即ちインナリード2が有機絶縁膜1に支持された構造となっていることで、半導体チップ10とフィルムキャリア13との接合状態が強固なものとなり、半導体チップ10が小型化に十分に対応できるようになっている。

【0127】次に、上記フィルムキャリア13の製造方法について説明する。尚、ここでは、フィルムキャリア13の素材として、3層フィルムキャリア基材（絶縁基材テープ34）を使用する場合と2層フィルムキャリア基材を使用する場合とに分けて説明する。

【0128】先ず、3層フィルムキャリア基材を用いた場合のフィルムキャリア13の製造方法について説明する。尚、上記3層フィルムキャリア基材として、厚みが75μm、テープ幅が35mmのポリイミドフィルムを使用する。また、接着剤は、上記ポリイミドフィルムに12μm程度の厚みで形成される。

【0129】上記3層フィルムキャリア基材を用いた場合のフィルムキャリア13の製造方法は、少なくとも以下の3工程を含んでいる。

【0130】第1工程：絶縁基材テープ34に半導体チップ10実装のための開口部であるデバイスホール35を形成する。

第2工程：上記絶縁基材テープ34の1主面に、上記デバイスホール35にインナリード2が突出するようにバターニングされた導電配線を形成する。

第3工程：上記インナリード2を支持するように、該インナリード2を含めて導電配線を有機絶縁膜1で覆う。

【0131】具体的には、図14(a)に示すように、上記の接着剤付きのフィルムキャリア基材（以下、絶縁基材テープと称する）34に対して、図14(b)に示すような、デバイスホール35や、図示しないがフィルム送り用のパーフォレーション、スリット等を金型で打ち抜く。

【0132】次に、図14(c)に示すように、上記デバイスホール35等が形成された絶縁基材テープ34の1主面側に、銅箔38が形成される。この銅箔38は、電解銅箔を使用し、厚みを15μmとした。尚、銅箔厚さは、15μ、24μ、36μの3種類があり、インナリードのピッチ等を考慮して決定される。また、本実施の形態では、パッドピッチが50μmである半導体装置を使用する。

【0133】上記銅箔38は、絶縁基材テープ34の表面の接着剤を挟んでラミネート装置（図示せず）によって加熱加圧して接着する。

【0134】次いで、図14(d)に示すように、絶縁基材テープ34の銅箔38の形成面とは反対側から、デバイスホール35にエッティングレジスト剤9を印刷する。このエッティングレジスト剤9としては、後述する工程で使用されるフォトレジスト除去において使用するア

ルカリ溶液等で溶解しない有機性のレジスト剤を使用する。

【0135】 続いて、図14(e)に示すように、銅箔38上にフォトレジスト39をコートし、キュアする。そして、図14(f)に示すように、絶縁基材テープ34上に形成する配線パターンを形成するために、露光現像する。図14(g)に示すように、不要部分の銅箔38をエッティングして除去する。このエッティングは、酸化第1鉄で行った後、洗浄する。

【0136】 そして、図14(h)に示すように、銅箔38上のフォトレジスト39をアルカリ溶液で剥離する。このとき、エッティングレジスト剤9はアルカリ溶液で溶けない有機性のレジスト剤からなっているので、銅箔38上のフォトレジスト39のみが剥離される。

【0137】 次に、所定の配線パターンを形成している銅箔38上にソルダレジストとしての機能を有する有機絶縁膜1を印刷する。この印刷方法としては種々の形態を取ることができる。例えば、液状の樹脂を塗布しても良いし、また予め薄膜状に成形されたものを溶着させても良い。このように印刷することで、図14(i)に示すように、銅箔38の入力側アウタリード3、出力側アウタリード4、およびインナリード2の部分のみを露出するようにする。このとき、インナリード2は、有機絶縁膜1によって支持された状態で固定されている。また、上記有機絶縁膜1としては、ILB時に加熱されるので、耐熱性の高い、ポリイミド系の有機絶縁膜を使用し、形成する厚みは25~50μmとした。

【0138】 次いで、図14(j)に示すように、エッティングレジスト剤9を溶剤で溶解して除去する。この溶剤としては、DMF(ジメチルホルムアルデヒド)、NMP(N-メチルピロリドン)等を使用する。

【0139】 最後に、図14(k)に示すように、インナリード2、入力側アウタリード3、出力側アウタリード4の露出部分に対して、無電解のすずメッキ30を0.4~0.7μmの厚みで形成する。このとき、ホイスカ発生抑制のために、すずメッキ30を110~140℃で1~2時間実施してキュアし、フィルムキャリア13が完成する。

【0140】 次に、2層フィルムキャリア基材を用いたフィルムキャリア13の製造方法について以下に説明する。尚、2層フィルムキャリア基材(絶縁基材テープ34)には、3層フィルムキャリアのように、表面に接着剤はラミネートされた構造ではない。

【0141】 上記2層フィルムキャリア基材を用いたフィルムキャリア13の製造方法は、少なくとも、以下の3工程を含んでいる。

【0142】 第1工程：絶縁基材テープ34の1主面に、半導体チップ10実装のための導電配線をパターンングする。

第2工程：上記パターンングされた導電配線を有機絶縁

膜1で覆う。

第3工程：上記導電配線のインナリード2が上記有機絶縁膜1に支持された状態で、上記インナリード2が露出するように、上記絶縁基材テープ34の導電配線形成面とは反対面に半導体チップ10の実装のための開口部であるデバイスホール35を形成する。

【0143】 具体的には、先ず、図15(a)に示すように、絶縁基材テープ34の1主面側に銅31をスペッタリングして被覆する。

10 【0144】 次に、図15(b)に示すように、上記銅31が被覆された絶縁基材テープ34上に、フォトレジスト39を塗布して、配線パターンを形成する以外の部分にフォトレジスト39を残すように露光する。

【0145】 続いて、図15(c)に示すように、導電配線パターン32を電解法によって形成する。即ち、図15(a)にて被覆された薄い銅31を、電解法によってその膜厚がフォトレジスト39の厚み程度まで成長させることによって、導電配線パターン32を形成している。

20 【0146】 次いで、図15(d)に示すように、フォトレジスト39および該フォトレジスト39の下に形成された銅31等を剥離し、図15(e)に示すように、導電配線パターン32上に有機絶縁膜1を、図14の場合と同様な方法により印刷する。これにより、導電配線パターン32のうち、入力側アウタリード3と出力側アウタリード4とが露出されている。

【0147】 そして、図15(f)に示すように、絶縁基材テープ34の配線パターンの形成面とは反対側の面に、フォトレジスト39を塗布し、該絶縁基材テープ34にデバイスホール35を形成するために露光現像する。

30 【0148】 そして、アルカリ溶液で絶縁基材テープ34をエッティングして、図15(g)に示すように、デバイスホール35を形成する。これにより、インナリード2が露出された。

【0149】 次に、絶縁基材テープ34の導電配線パターン32の形成面とは反対面に形成されたフォトレジスト39を剥離し、図15(h)に示すような状態とする。

40 【0150】 最後に、インナリード2、入力側アウタリード3、出力側アウタリード4の露出部分に対して、無電解のすずメッキ30を0.4~0.7μmの厚みで形成する。このとき、ホイスカ発生抑制のために、すずメッキ30を110~140℃で1~2時間実施してキュアし、図15(i)に示すようなフィルムキャリア13が完成する。

【0151】 以上のように、2層フィルムキャリア基材を使用しても、本願のフィルムキャリア型半導体装置の作製は可能であるが、絶縁基材テープ34の導電配線パターン32の形成面と反対側の面(裏面)からデバイス

ホール 35 を形成するためのエッチング工程等の余分な工程が必要となるので、3層フィルムキャリア基材を用いて半導体装置を作製する方が、より安価に作製することができる。

## 【0152】

【発明の効果】請求項 1 の発明の半導体装置は、以上のように、半導体チップが、開口部を有する絶縁基材テープと、上記絶縁基材テープの 1 主面に形成され、上記開口部において上記半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアに実装された半導体装置において、上記フィルムキャリアには、上記絶縁基材テープとは異なる有機絶縁膜が、上記導電配線と上記インナリード部とを被覆して該インナリード部を支持するように形成されている構成である。

【0153】それゆえ、インナリード部は、有機絶縁膜によって支持されているので、インナリード部自身の強度を高めることができる。これにより、半導体チップとインナリード部との接続強度が増大するので、ハンドリング等によるインナリード部の断線の発生率の低下と、半導体チップのクラックの発生率の低下とが可能となり、半導体装置の歩留りを向上させることができるという効果を奏する。

【0154】請求項 2 の発明の半導体装置は、以上のように、請求項 1 の構成に加えて、有機絶縁膜と半導体チップとの間に封止樹脂が形成されている構成である。

【0155】それゆえ、請求項 1 の構成による効果に加えて、インナリード部と半導体チップとの接合強度を増大させることができ、より信頼性の高い半導体装置を提供することができるという効果を奏する。

【0156】請求項 3 の発明の半導体装置は、以上のように、請求項 2 の構成に加えて、封止樹脂が、異方性導電樹脂である構成である。

【0157】それゆえ、請求項 2 の構成による効果に加えて、インナリード部と半導体チップとが異方性導電樹脂の導電粒子を介して電気的に接続されることになり、従来のようにインナリード部にメッキされたすずと半導体チップ上に形成された金からなるバンプとの共晶をつくる必要がなくなる。これにより、インナリード部と半導体チップとの接合時に、従来のような高温(500℃)を必要としないので、認識精度及び位置合わせ精度を向上させることができるという効果を奏する。

【0158】請求項 4 の発明の半導体装置は、以上のように、請求項 1 ないし 3 の何れかの構成に加えて、半導体チップとインナリード部とがバンプを介して接合されている構成である。

【0159】それゆえ、請求項 1 ないし 3 の何れかの構成による効果に加えて、インナリード部と半導体チップとがバンプを介して接合されることで、半導体チップとインナリード部との接合の信頼性を向上させることができる。

きるという効果を奏する。

【0160】請求項 5 の発明の半導体装置の製造方法は、以上のように、請求項 2 記載の半導体装置の製造方法において、フィルムキャリアのインナリード部に、封止樹脂を形成した後、半導体チップを上記封止樹脂を介して圧着し、該インナリード部と半導体チップとを電気的に接合する構成である。

【0161】それゆえ、半導体チップがインナリード部に接合するとき、同時に半導体チップと有機絶縁膜と半導体チップとの間に封止樹脂を形成することができるので、従来のように半導体チップとインナリード部とを接合した後、封止樹脂を形成する場合にくらべて、製造工程を簡略化することができるという効果を奏する。

【0162】請求項 6 の発明の半導体装置の製造方法は、以上のように、請求項 5 の構成に加えて、半導体チップとインナリード部との圧着工程は、フィルムキャリアの封止樹脂形成面に、半導体チップの配線ターン部が接合するよう該半導体チップを仮圧着する仮圧着工程と、上記仮圧着された半導体チップを、該半導体チップの配線バターン部と上記インナリード部とが電気的に接合するよう、さらに押圧して本圧着する本圧着工程とを含む構成である。

【0163】それゆえ、請求項 5 の構成による効果に加えて、半導体チップが、先ず、フィルムキャリアに対して仮圧着されることで、半導体チップとインナリード部との位置合わせをさらに行うことができる。これにより、半導体チップとインナリード部との接合精度を向上させることができるという効果を奏する。

【0164】請求項 7 の発明のフィルムキャリアテープは、以上のように、開口部を有する絶縁基材テープと、上記絶縁基材テープの 1 主面に形成され、上記開口部において実装される半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアテープにおいて、上記絶縁基材テープとは異なる有機絶縁膜が、上記導電配線と上記インナリード部とを被覆して該インナリード部を支持するように形成されている構成である。

【0165】それゆえ、インナリード部は、有機絶縁膜によって支持されているので、インナリード部自身の強度を高めることができる。これにより、半導体チップをインナリード部に接続した場合、その接続強度が増大するので、ハンドリング等によるインナリード部の断線の発生率の低下と、半導体チップのクラックの発生率の低下とが可能となり、半導体装置の歩留りを向上させることができる。

【0166】また、従来のデバイスホールを有するフィルムキャリアテープでは、インナリード部の断線防止のために、半導体チップとインナリード部とを接続する場合、該インナリード部にペンドを設けているため、半導体装置の厚みがその分厚くなっていたが、上記構成のフ

イルムキャリアテープでは、インナリード部が有機絶縁膜によって支持されているので、インナリード部にベンドを設ける必要がなくなり、半導体装置の厚みを薄くすることができる。

【0167】さらに、一般に、インナリード部のファインピッチ化が進むとインナリード部の銅箔の厚みが薄くなり、さらにインナリード部の幅も小さくなり、インナリード部の強度が著しく低下するので、従来の順ボンド構造の半導体装置に用いられるデバイスホールを有するフィルムキャリアテープでは、インナリード部のファインピッチ化に限界があった。しかしながら、上記構成のように、インナリード部が有機絶縁膜によって支持されれば、インナリード部のファインピッチ化を進めても該インナリード部の強度変化は殆どなくなる。したがって、インナリード部のファインピッチ化をさらに進めることができるので、半導体装置自身を非常に小さくすることができるという効果を奏する。

【0168】請求項8の発明のフィルムキャリアテープの製造方法は、以上のように、開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において実装される半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアテープの製造方法において、上記絶縁基材テープに半導体チップ実装のための開口部を形成する第1工程と、上記絶縁基材テープの1主面に、上記開口部にインナリード部が突出するようにバターニングされた導電配線を形成する第2工程と、上記インナリード部を支持するように、該インナリード部を含めて導電配線を有機絶縁膜で覆う第3工程とを含む構成である。

【0169】それゆえ、上記の製造方法によれば、インナリード部が、有機絶縁膜によって支持され、インナリード部自身の強度の高いフィルムキャリアテープを得ることができる。

【0170】これにより、このフィルムキャリアテープのインナリード部に、半導体チップを接続した場合、その接続強度が増大するので、ハンドリング等によるインナリード部の断線の発生率の低下と、半導体チップのクラックの発生率の低下とが可能となり、半導体装置の歩留りを向上させることができるという効果を奏する。

【0171】請求項9の発明のフィルムキャリアテープの製造方法は、以上のように、開口部を有する絶縁基材テープと、上記絶縁基材テープの1主面に形成され、上記開口部において実装される半導体チップに電気的に接続されるインナリード部を有する導電配線とからなるフィルムキャリアテープの製造方法において、上記絶縁基材テープの1主面に、半導体チップ実装のための導電配線をバターニングする第1工程と、上記バターニングされた導電配線を有機絶縁膜で覆う第2工程と、上記導電配線のインナリード部が上記有機絶縁膜に支持された状態で、上記インナリード部が露出するように、上記絶縁

基材テープの導電配線形成面とは反対面に半導体チップの実装のための開口部を形成する第3工程とを含む構成である。

【0172】それゆえ、上記の製造方法によれば、インナリード部が、有機絶縁膜によって支持され、インナリード部自身の強度の高いフィルムキャリアテープを得ることができる。

【0173】これにより、このフィルムキャリアテープのインナリード部に、半導体チップを接続した場合、その接続強度が増大するので、ハンドリング等によるインナリード部の断線の発生率の低下と、半導体チップのクラックの発生率の低下とが可能となり、半導体装置の歩留りを向上させることができるという効果を奏する。

#### 【図面の簡単な説明】

【図1】本発明の一実施の形態に係る半導体装置の概略断面図である。

【図2】図1に示す半導体装置の底面図である。

【図3】図1に示す半導体装置を用いた液晶モジュールの概略断面図である。

【図4】本発明の他の実施の形態に係る半導体装置の概略断面図である。

【図5】本発明のさらに他の実施の形態に係る半導体装置の概略断面図である。

【図6】本発明のさらに他の実施の形態に係る半導体装置の概略断面図である。

【図7】本発明のさらに他の実施の形態に係る半導体装置の概略断面図である。

【図8】本発明のさらに他の実施の形態に係る半導体装置の概略断面図である。

【図9】本発明のさらに他の実施の形態に係る半導体装置の概略断面図である。

【図10】本発明の半導体装置に用いられるフィルムキャリアの底面図である。

【図11】本発明の半導体装置に用いられる他のフィルムキャリアの底面図である。

【図12】本発明の半導体装置に用いられるさらに他のフィルムキャリアの底面図である。

【図13】本発明の半導体装置の製造装置を示すものであって、(a)は半導体チップとインナリードとの仮接着の工程を示す説明図であり、(b)は半導体チップとインナリードとの本接着の工程を示す説明図である。

【図14】本発明の半導体装置に用いられるフィルムキャリアの製造工程を示す説明図である。

【図15】本発明の半導体装置に用いられるフィルムキャリアの他の製造工程を示す説明図である。

【図16】従来の半導体装置の概略断面図である。

【図17】図16に示す半導体装置に用いられているフィルムキャリアの平面図である。

【図18】図16に示すフィルムキャリアの製造工程を示す説明図である。

【図 19】従来の他の半導体装置の概略断面図である。

【図 20】従来のさらに他の半導体装置の概略断面図である。

【符号の説明】

- 1 有機絶縁膜
- 2 インナリード（インナリード部）
- 3 入力側アウタリード（導電配線）
- 4 出力側アウタリード（導電配線）

1 1 バンプ

1 3 フィルムキャリア

2 0 絶縁性封止樹脂

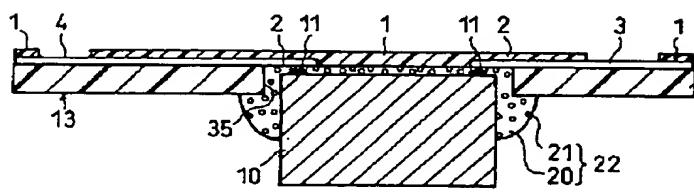
2 1 導電粒子

2 2 異方性導電樹脂

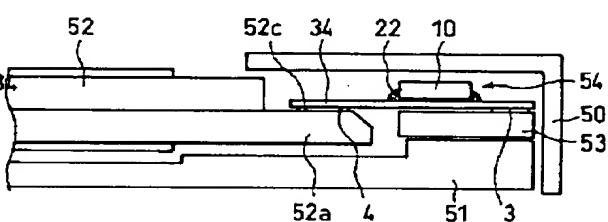
3 4 絶縁基材テープ

3 5 デバイスホール（開口部）

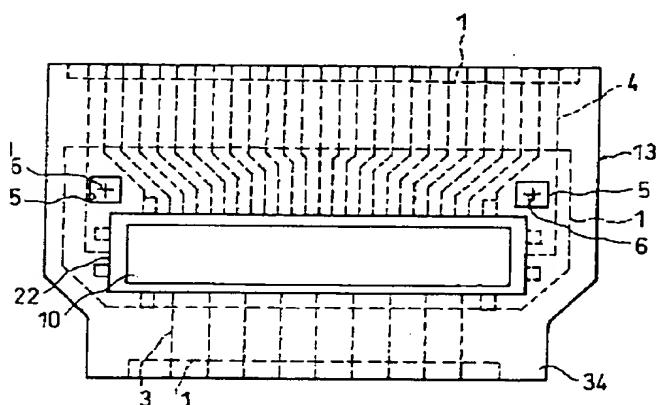
【図 1】



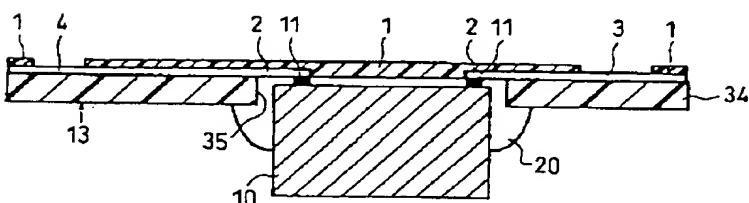
【図 3】



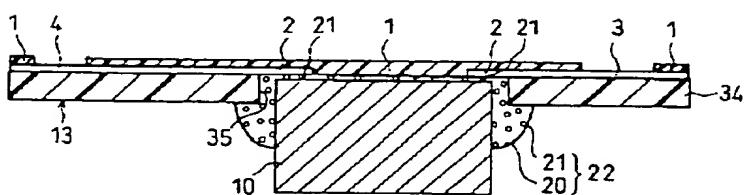
【図 2】



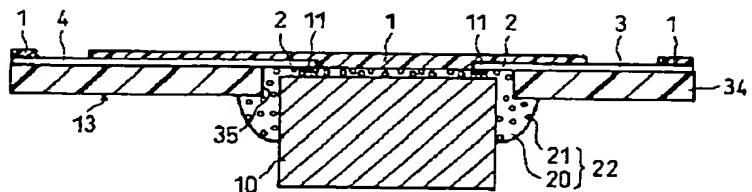
【図 4】



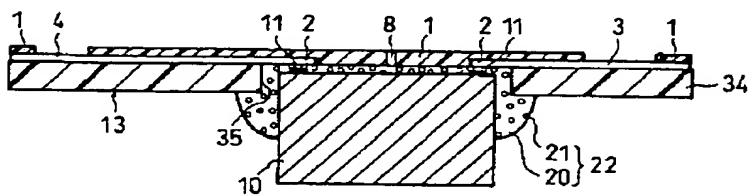
【図 5】



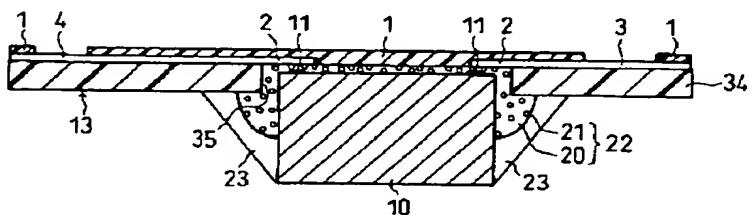
【図 6】



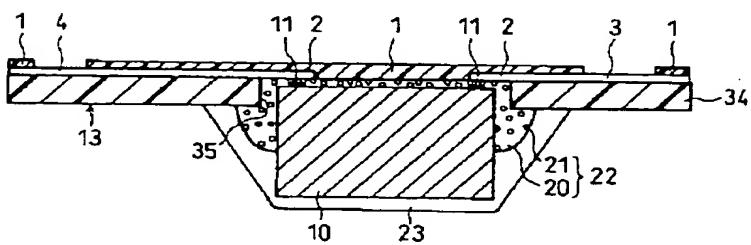
【図 7】



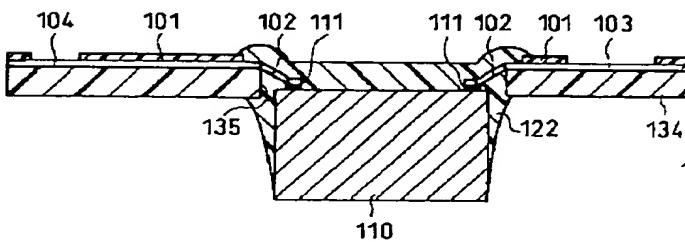
【図 8】



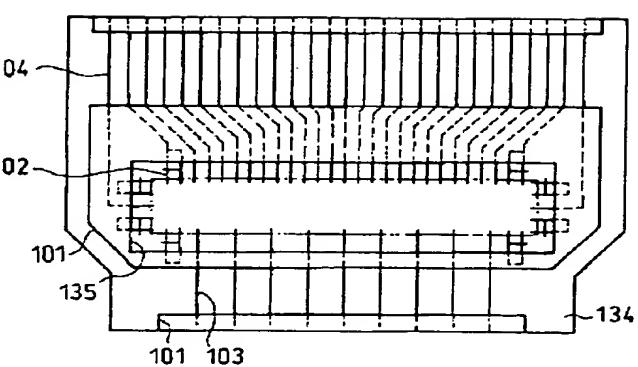
【図 9】



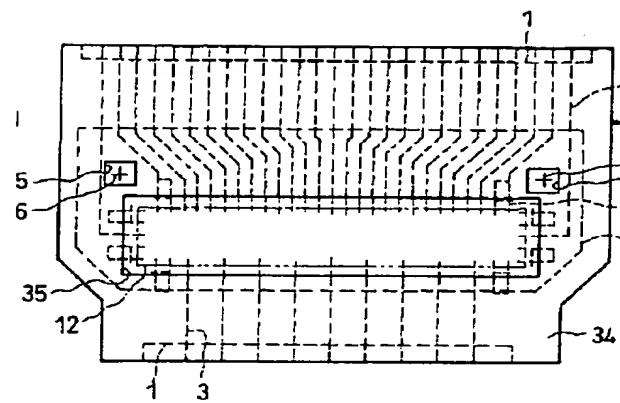
【図 16】



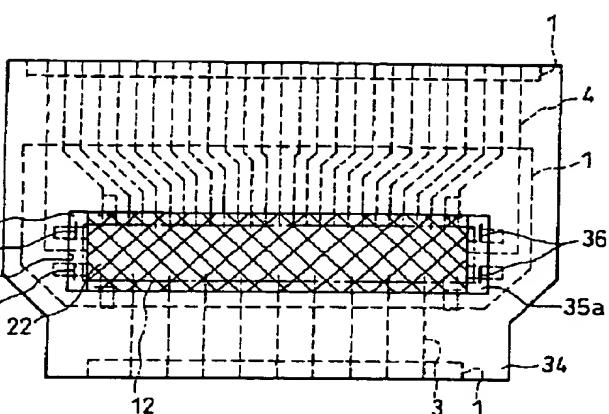
【図 17】



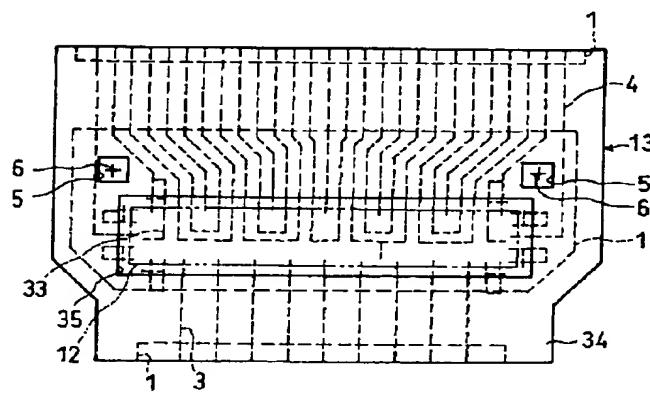
【図 1 0】



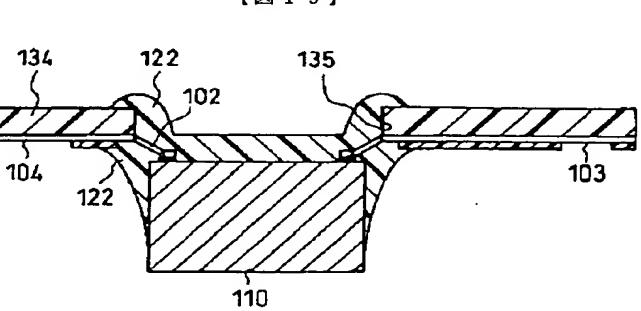
【図 1 1】



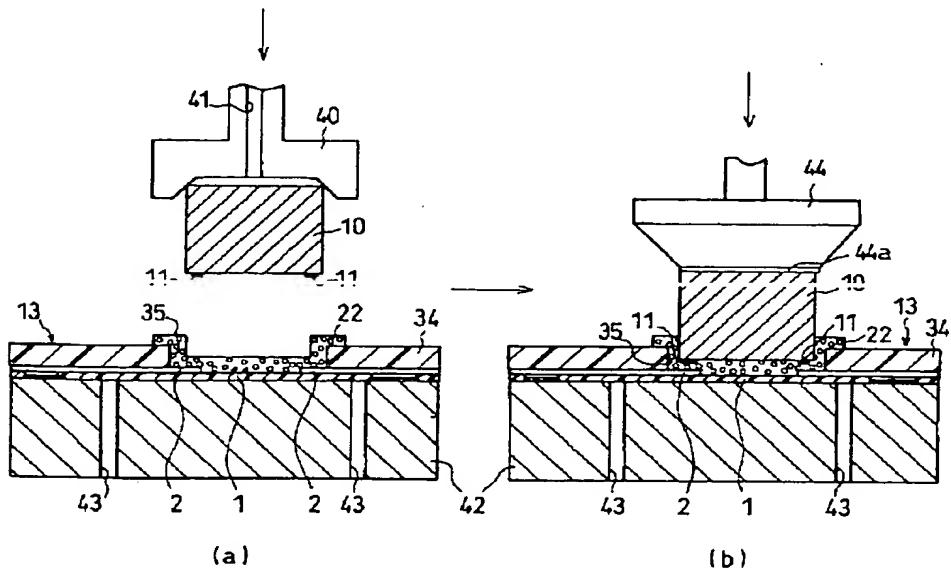
【図 1 2】



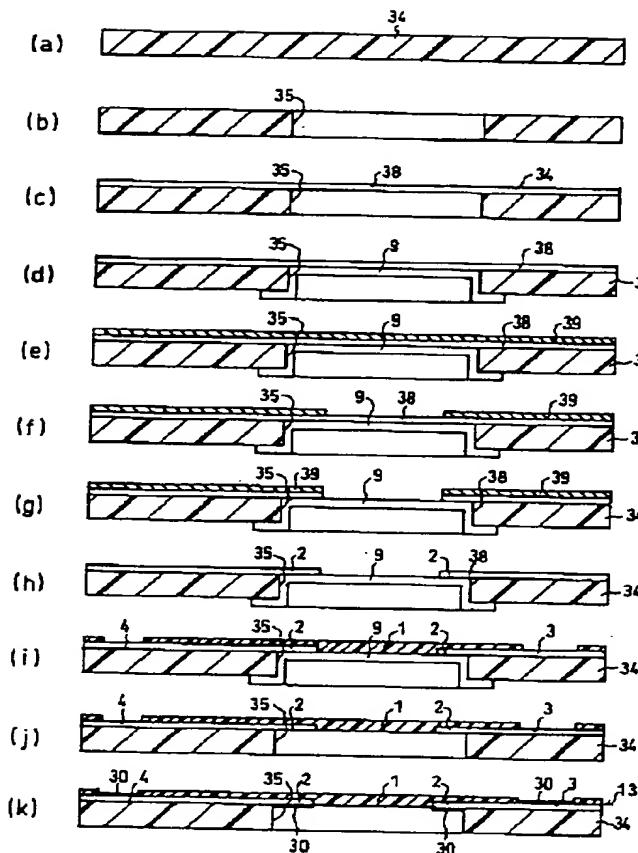
【図 1 9】



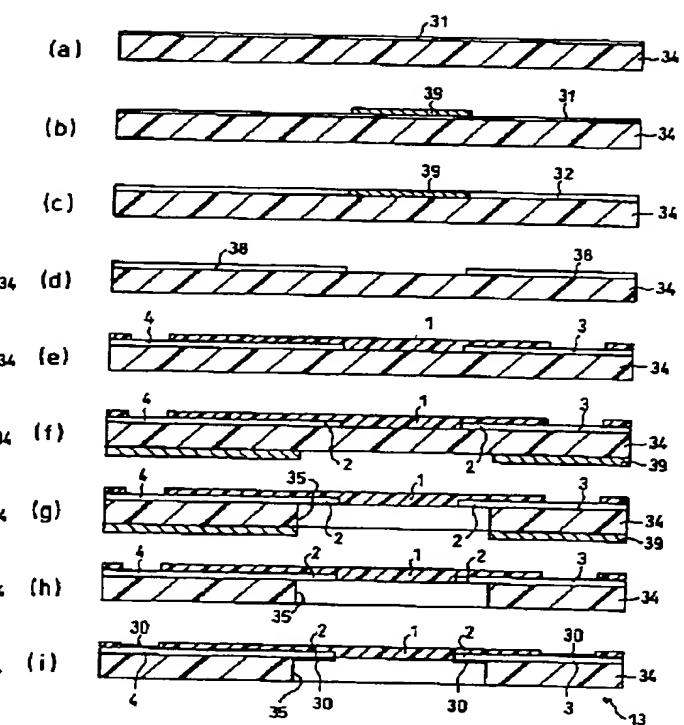
【図 1 3】



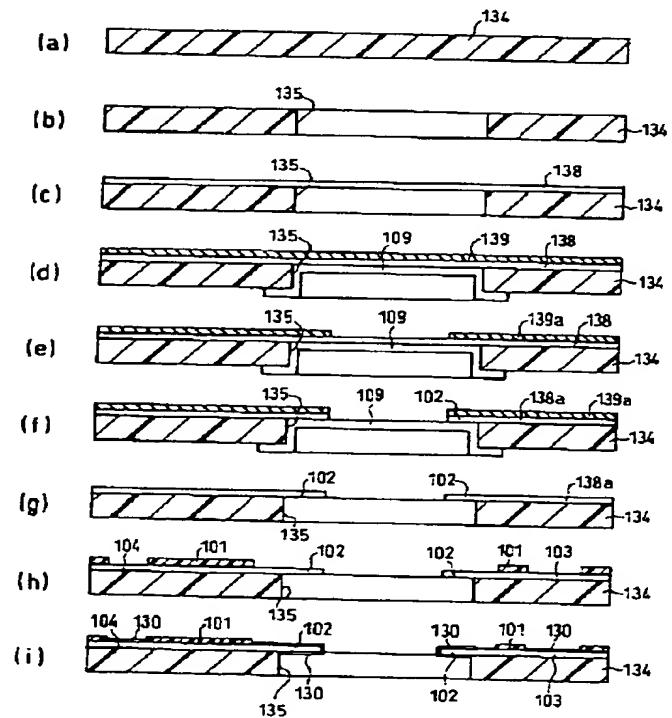
【図 14】



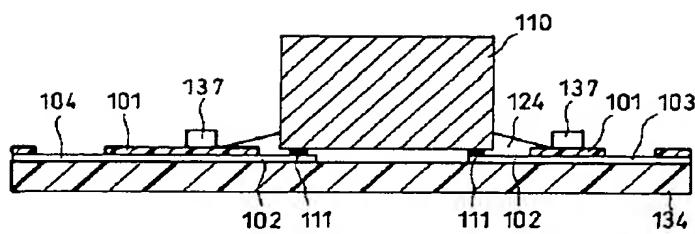
【図 15】



【図 18】



【図 20】



**THIS PAGE BLANK (USPTO)**